PATENT ABSTRACTS OF JAPAN

(11)Publication number:

08-211973

(43) Date of publication of application: 20.08.1996

(51)Int.CI.

G06F 1/32 G06F 1/28

(21)Application number: 07-010967

(71)Applicant: MITSUBISHI ELECTRIC CORP

(22)Date of filing:

26.01.1995

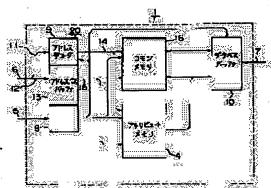
(72)Inventor: SHINOHARA TAKAYUKI

(54) PC CARD

(57) Abstract:

PURPOSE: To provide a PC card easily operatable at a low voltage from the first in the PC card operatable in both standard voltage and low voltage.

CONSTITUTION: The memory space of an attribute memory 4 for storing attribute information is divided into a first area 40b and a second area 40a, the level of a power supply voltage supplied from a system equipment is detected by a power supply voltage detection circuit 17, and depending on whether it is the standard voltage or the low voltage, the signal VS of an 'H' level or an 'L' level is outputted to the attribute memory 4. Thus, the first area 40b or the second area 40a of the attribute memory 4 is selected and accessed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

EST AVAILABLE COPY

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平8-211973

(43)公開日 平成8年(1996)8月20日

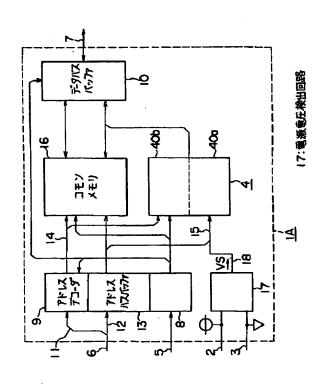
(51) Int.Cl. ⁶ G 0 6 F 1/3		庁内整理番号	FΙ		技術表示箇所				
1/2	8		G06F	1/ 00	3 3 2	E			
					3 3 3	D			
			客查請求	未請求	請求項の数4	OL	(全 8	頁)	
(21)出願番号	特顯平7 -10967		(71)出願人						
(22)出顧日	W d≥ 7 A= (1005) 1	平成7年(1995)1月26日			三菱電機株式会社 東京都千代田区丸の内二丁目2番3号				
(22) 四限日	中成(平(1993) I	(72)発明者 篠原 隆幸 伊丹市瑞原 4丁目 1番地 三菱電機株式会 社北伊丹製作所内							
			(74)代理人		會我 道照	(5) 6 :	名)		
	·		(/4/104/)	лет	H 174 JEJM	OFO-	 ,		
		•							

(54) 【発明の名称】 PCカード

(57)【要約】

【目的】 標準電圧と低電圧との両方で動作可能なPC カードにおいて、最初から低電圧でカードを動作させる ことが容易なPCカードを得る。

【構成】 属性情報を格納しているアトリビュートメモリ4のメモリ空間を第一の領域40bと第二の領域40aとに分割し、電源電圧検出回路17により、システム機器から供給される電源電圧のレベルを検知し、標準電圧が低電圧がにより、 "H" レベルまたは "L" レベルの信号VSをアトリビュートメモリ4に出力し、それにより、アトリビュートメモリ4の第一の領域40bまたは第二の領域40aが選択され、アクセスされる。



【特許請求の範囲】

【請求項1】 標準電圧レベルまたは低電圧レベルのい ずれかでシステム機器から供給される電源電圧により動 作するPCカードであって、

1

属性情報が格納されているアトリビュートメモリと、 上記アトリビュートメモリ内に設けられ、低電圧レベル での動作が可能であるか否かを示す動作電圧情報コード が格納されている動作電圧情報コード格納手段と、 を備え、

上記動作電圧情報コードを低電圧レベルで読み出し可能 10 としたととを特徴とするPCカード。

【請求項2】 標準電圧レベルまたは低電圧レベルのい ずれかでシステム機器から供給される電源電圧により動 作するPCカードであって、

システム機器から供給される電源電圧の電圧レベルを検 知するための電圧レベル検知手段と、

第一の属性情報が格納された第一の領域と第二の属性情 報が格納された第二の領域とを有するアトリビュートメ モリと、

上記電圧レベル検知手段により検知された電圧レベルに 20 より、その電圧レベルが標準電圧レベルの場合には上記 第一の領域を選択し、低電圧レベルの場合には上記第二 の領域を選択するための属性情報選択手段と、

を備えたことを特徴とするPCカード。

【請求項3】 標準電圧レベルまたは低電圧レベルのい ずれかでシステム機器から供給される電源電圧により動 作するPCカードであって、

標準電圧レベルで動作を行う第一の機能部と、

低電圧レベルで動作を行う第二の機能部と、

知するための電圧レベル検知手段と、

上記電圧レベル検知手段により検知された電圧レベルに より、その電圧レベルが標準電圧レベルの場合には上記 第一の機能部を選択し、低電圧レベルの場合には上記第 二の機能部を選択するための機能部選択手段と、

を備えたことを特徴とするPCカード。

【請求項4】 第一の属性情報が格納された第一の領域 と第二の属性情報が格納された第二の領域とを有するア トリビュートメモリと、

上記電圧レベル検知手段により検知された電圧レベルに 40 より、その電圧レベルが標準電圧レベルの場合には上記 第一の領域を選択し、低電圧レベルの場合には上記第二 の領域を選択するための属性情報選択信号を出力する属 性情報選択手段と、

を備えたことを特徴とする請求項3記載のPCカード。 【発明の詳細な説明】

[0001]

【産業上の利用分野】との発明はPCカードに関し、特 に、2つ以上の異なる電圧レベルでの動作が可能なPC カードに関するものである。

[0002]

【従来の技術】パソコンをはじめとするシステム機器の 外部記憶媒体及びI/O機能を実現するためのカード状 のデバイスとして、近年、PCカードの普及が進んでい る。PCカードの仕様は、日本では、(社)日本電子工 業振興協会(以下JEIDAとする)が中心となって、 その標準化が進められている。

【0003】JEIDA発行のPCカードガイドライン Ver. 4. 1によれば、2つ以上の異なる電源電圧V cc(例えば、Vccが標準電圧5Vの時と低電圧3. 3 Vの時) での動作が可能なD. O. V. カード (Dual Operating Voltageカード) についての仕様は、PCカ ードを駆動するシステム機器が、まず標準の電源電圧 (Vcc=5V)でPCカードの属性情報を解読し、そ のPCカードがD.O.V.カードであることを認識し た後に、電源電圧Vccを低電圧3. 3Vに変更するこ とにより、3.3Vにおける動作を実現するようにする 方法をとることが規定されている。

【0004】また、JEIDA発行のPCカードガイド ラインVer.4.2によれば、システム機器が、PC カードへ電源電圧Vccを供給する前に、特定の端子の レベルをチェックすることにより、そのPCカードの動 作可能な電源電圧Vccを検知し、標準電圧5Vもしく は低電圧3.3 Vの電源電圧Vccを供給してPCカー ドを駆動する方法が規定されている。

[0005]

【発明が解決しようとする課題】上記の通り、従来のP Cカードにおいては、低電圧と標準電圧の両方を供給す るシステム機器において、PCカードを低電圧で動作さ システム機器から供給される電源電圧の電圧レベルを検 30 せたい場合には、システム機器が低電圧で属性情報を読 み出すことができないため、標準電圧(Vcc=5V) でPCカードの属性情報を読み出し、それを解読した後 に電圧を低電圧に切り換えるしかなく、また、低電圧専 用のシステム機器においてPCカードを動作させる場合 には、PCカードへ電源を供給する前に特定の端子のレ ベルをチェックしてそのPCカードが低電圧での動作が 可能なことを検知した後に、低電圧の電源電圧を供給し て動作させるしかなく、最初から低電圧(Vcc=3. 3V) でPCカードを動作させることが容易に行えない という課題があった。

> 【0006】との発明は、かかる課題を解決するために なされたものであり、低電圧(Vcc=3.3V)での 属性情報の読み出しを可能とし、最初から低電圧でPC カードを動作させることを容易にしたPCカードを得る ととを目的とする。

[0007]

【課題を解決するための手段】請求項1の発明は、標準 電圧レベルまたは低電圧レベルでシステム機器から供給 される電源電圧により動作するPCカードであって、属 性情報が格納されているアトリビュートメモリと、アト

3

リビュートメモリ内に設けられ、低電圧レベルでの動作が可能であるか否かを示す動作電圧情報コードが格納されている動作電圧情報コード格納手段とを備え、動作電圧情報コードを低電圧レベルで読み出し可能としたPCカードである。

【0008】請求項2の発明は、標準電圧レベルまたは低電圧レベルでシステム機器から供給される電源電圧により動作するPCカードであって、システム機器から供給される電源電圧の電圧レベルを検知するための電圧レベル検知手段と、第一の属性情報が格納された第一の領域と第二の属性情報が格納された第二の領域とを有するアトリビュートメモリと、電圧レベル検知手段により検知された電圧レベルにより、その電圧レベルが標準電圧レベルの場合には第一の領域を選択し、低電圧レベルの場合には第二の領域を選択するための属性情報選択手段とを備えたPCカードである。

【0009】請求項3の発明は、標準電圧レベルまたは低電圧レベルでシステム機器から供給される電源電圧により動作するPCカードであって、標準電圧レベルで動作を行う第一の機能部と、低電圧レベルで動作を行う第二の機能部と、システム機器から供給される電源電圧の電圧レベルを検知するための電圧レベル検知手段と、電圧レベル検知手段により検知された電圧レベルにより、その電圧レベルが標準電圧レベルの場合には第一の機能部を選択し、低電圧レベルの場合には第二の機能部を選択するための機能部選択手段とを備えたPCカードである。

【0010】請求項4の発明は、第一の属性情報が格納された第一の領域と第二の属性情報が格納された第二の領域とを有するアトリビュートメモリと、電圧レベル検 30 知手段により検知された電圧レベルにより、その電圧レベルが標準電圧レベルの場合には第一の領域を選択し、低電圧レベルの場合には第二の領域を選択するための属性情報選択信号を出力する属性情報選択手段とを備えたPCカードである。

[0011]

【作用】請求項1の発明においては、アトリビュートメモリ内に、低電圧レベルでの読み出し動作が可能で、かつ、PCカードが低電圧レベルでの動作が可能であるか否かを示す動作電圧情報コードを格納した、動作電圧情報コード格納手段を設け、それの内容を低電圧レベルの電源電圧で読み出す。

【0012】 請求項2の発明においては、アトリビュートメモリ内を、第一の領域と第二の領域とに分け、システム機器から供給された電源電圧の電圧レベルを電圧レベル検知手段により検知し、それにより、属性情報選択手段が、アトリビュートメモリ内の第一の領域と第二の領域とのいずれをアクセスするか選択する。

【0013】請求項3の発明においては、PCカードが、標準電圧レベルで動作を行うための第一の機能部と

低電圧レベルで動作を行うための第二の機能部とを備え、電圧レベル検知手段により検知された電圧レベルにより、電源電圧が標準電圧レベルの場合には、機能部選択手段により第一の機能部が選択され、電源電圧が低電圧レベルの場合には、第二の機能部が選択される。

【0014】請求項4の発明においては、PCカードが、標準電圧レベルで動作を行うための第一の機能部と低電圧レベルで動作を行うための第二の機能部とを備え、第一の機能部を動作させるための属性情報をアトリビュートメモリ内の第一の領域に格納し、第二の機能部を動作させるための属性情報をアトリビュートメモリ内の第二の領域に格納するようにしたので、電源電圧が標準電圧レベルの場合には、属性情報選択手段によりアトリビュートメモリ内の第一の領域が選択され第一の機能部が実現可能となり、電源電圧が低電圧レベルの場合には、アトリビュートメモリ内の第二の領域が選択され第二の機能部が実現可能となる。

[0015]

【実施例】

50

実施例1.以下、この発明の実施例について説明する。 図1は本発明の実施例1におけるPCカードの構造を示 したブロック図であり、図3はそのカード駆動電圧決定 の動作を示したフローチャートである。尚、この実施例 においては、PCカード1として、メモリカードとして 使用されるものを例にして説明する。PCカード1に は、システム機器100(図6参照)と接続するための PCカード用68ピンコネクタ19(図6参照)が設け られ、それの68ピンの端子が、それぞれ、図1に示さ れるように、例えば、システム機器(図示せず)からの 電源電圧が供給されるVcc電源電圧入力端子2(図4 参照)、GND端子に接続されているGND入力端子3 (図4参照)、システム機器から制御信号が入力される コントロール入力端子5、アドレスデータが入力される アドレス入力端子6、及び、システム機器との間でデー タのやりとりを行うデータ入出力端子7等として用いら れている。また、コントロール入力端子5及びアドレス 入力端子6には、標準化されたPCカードのインターフ ェースを行うためのインターフェース手段20が接続さ れている。尚、図1においては、端子7のみが、PCカ ード1の異なる一辺に設けられているように記載されて いるが、これは作図上の都合であり、端子2、3、5、 6及び7等は、JEIDAの規定に基づき、コネクタ1 9内に並んで配置されている。

【0016】インターフェース手段20は、図のように、コントロール入力端子5から入力される制御信号の組み合わせにより、バイトアクセス/ワードアクセス、及び、リード動作/ライト動作等の動作モードを決定する制御回路であるモード制御回路8と、アドレス入力端子6に入力されたアドレスデータの下位ビットが下位ビット入力12により入力され、後述するコモンメモリ1

6及びアトリビュートメモリ4の各メモリ素子のアドレ ス端子にそれを出力するためのアドレスバスバッファ1 3と、アドレス入力端子6に入力されたアドレスデータ の上位ビットが上位ビット入力11により入力され、そ れをデコードし、コモンメモリ16及びアトリビュート メモリ4のメモリ I Cのなかからいずれか 1 つを選択す るチップイネーブル信号を生成するためのアドレスデコ ーダ9とから構成されている。また、14はアドレスデ コーダ9からのアドレスデコーダ出力であり、15はア トリビュートメモリ4及びコモンメモリ16へ入力され 10 るアドレス出力である。また、PCカード1には、PC カードの属性情報が入力されているアトリビュートメモ リ4と、通常の処理データが格納されるコモンメモリ1 6と、システム機器との間でやりとりされるデータをド ライブするためのデータバスバッファ10とが設けられ

【0017】との実施例においては、図2に示すよう に、属性情報が格納されているアトリビュートメモリ4 を構成しているメモリ空間の先頭アドレスOに、PCカ ード1が電源電圧Vccが低電圧(3.3V)にて動作 可能なカードであることを示す1バイトの動作電圧情報 コードが格納されている動作電圧情報コード格納手段で ある動作電圧情報コード格納領域4 a が設けられてい る。電源電圧Vccが低電圧(3.3V)において動作 可能なPCカード1においては、必ずその動作電圧情報 格納領域4aにデータ"A"を格納するものと定義す る。これによりシステム機器は、容易にそのPCカード の動作可能電圧を知ることが可能となる。尚、アトリビ ュートメモリ4を構成しているメモリ空間の他のアドレ スには、上述したように、PCカード1の属性情報を示 す属性情報コードが格納されている。

【0018】動作について説明する。図3のフローチャ ートに示されるように、PCカード1を駆動するシステ ム機器は、まず、低電圧(Vcc=3.3V)の電源電 圧を印加し(ステップS1)、PCカード1のアトリビ ュートメモリ4の先頭アドレスに設けられた動作電圧情 報格納領域4aの内容を読み出す(ステップS2)。そ の読み出したデータが "A" であるか否かを判断し(ス テップS3)、 "A" であれば、そのPCカード1は電 源電圧3.3 Vにて動作可能と判断され、アトリビュー トメモリ4のメモリの読み出しが継続される (ステップ S4)。また、読み出しデータが "A" でない場合、す なわち、PCカード1が電源電圧5Vで動作するもので ある場合には(ステップS3)、システム機器は電源電 圧Vccが5Vへ変更可能か否かを判断し(ステップS 5)、変更可能であれば、電源電圧Vccを5Vに変更 した後に、再度アトリピュートメモリ4内の属性情報を 読み出し(ステップS6)、それに基づいた動作条件で のアクセスを実施する。また、システム機器が3.3V

更が不可である場合には(ステップS5)、PCカード 1は使用不可と判断され、システム機器のディスプレイ (図示せず) 等にエラー表示をして終了する (ステップ S7).

【0019】以上のように、この実施例のPCカード1 によれば、動作電圧情報格納領域4aをアトリビュート メモリ4の先頭アドレスに設け、電源電圧Vcc=3. 3 V でその先頭アドレスの内容のみを読み出すことによ り、システム機器はPCカード1が電源電圧Vcc= 3. 3 V での動作が可能かどうかを容易に判断すること ができ、最初から低電圧(3.3V)でPCカードを動 作させることが容易にできる。

【0020】実施例2. 図4は、本発明の実施例2にお けるPCカードの構造を示したブロック図である。図4 に示されるように、この実施例におけるPCカード1A には、Vcc電源電圧入力端子2とGND入力端子3と が接続され、Vcc電源電圧入力端子2から入力された 電源電圧の電圧レベルを検知し、それにより、属性情報 選択信号である電圧検出信号VSを出力する電圧レベル 検知手段である電源電圧検出回路 17 が設けられてい る。電源電圧検出回路17は、その出力信号VSを、信 号線18及び15を介して、アトリビュートメモリ4の アドレス入力の最上位ビットに入力するようにした。ま た、属性情報が格納されるアトリビュートメモリ4のメ モリ空間を2つの領域、すなわち第一の領域40b及び 第二の領域40aに分割し、それぞれの領域に電源電圧 Vccが5 Vのときと3. 3 Vのときとのそれぞれの場 合に応じた第一の属性情報と第二の属性情報が格納され ている。ことで、この実施例においては、電圧検出信号 VSは、電圧レベル検知手段により検知された電圧レベ ルにより、電圧レベルが標準電圧レベルの場合には第一 の領域40 bを選択し、低電圧レベルの場合には第二の 領域40 a を選択するための属性情報選択手段を構成し ている。他の構造については実施例1と同様であるた め、ここではその説明は省略する。

【0021】ととで、電源電圧検出回路17の具体的な 構造としては、例えば、図5に示すように、基準電圧V refを出力する基準電圧発生回路17bと、基準電圧 Vrefと電源電圧Vccとが入力され、それらの比較 を行って、電源電圧Vccが基準電圧Vrefよりも高 い場合には"H"レベルの信号VSを出力し、低い場合 には"し"レベルの信号VSを出力するための電圧比較 回路17aとから構成すればよい。ここで、基準電圧V refは、3.3<Vref<5となるように設定して おく。なお、電源電圧検出回路17の構造は、図5の例 に限定されるものではなく、電源電圧の電圧レベルを検 知できるものであればいずれの構造のものでもよい。

【0022】動作について説明する。電源電圧検出回路 17は、Vcc電源電圧入力端子2から入力された電源 信号VSを出力し、電源電圧Vccが5Vの時には、

"H"レベルの電圧検出信号VSを出力する。その出力信号VSが信号線18及び15を介してアトリビュートメモリ4のアドレス入力の最上位ビットに接続されていることにより、電源電圧Vccが3.3Vの時にはアトリビュートメモリ4の下位側半分の第二の領域40aが選択されアクセスされ、また、電源電圧Vccが5Vの時には上位側半分の第一の領域40bが選択されアクセスされる。

【0023】以上のように、この実施例においては、ア 10 トリビュートメモリ4のメモリ空間を2つの領域に分 け、3.3 V及び5 Vの電源電圧Vccのそれぞれに応 じた属性情報をその2つの領域にそれぞれ格納するよう にし、また、Vcc電源電圧入力端子2から入力された 電源電圧の電圧レベルにより電圧検出信号VSを出力す る電源電圧検出回路 1 7を設けて、その電圧検出信号 V Sにより自動的にアトリビュートメモリ4の2つの領域 40a及び40bのいずれかを選択してアクセスするよ うにしたことにより、ユーザーが特別な操作をしなくて も、自動的に、システム機器から供給された電源電圧の レベルに応じた属性情報が格納されている領域40aま たは40 bを選択し、アクセスすることができる。ま た、システム機器が、3.3V用のシステムであって も、5 V 用のシステムであっても、また、この実施例に よれば、3.3V及び5Vの切り換えが可能なシステム であっても、いずれの場合にも使用可能なPCカード1 Aを得ることができる。

【0024】実施例3. 図6は、本発明の実施例3にお けるPCカード1Bの構造を示したブロック図である。 尚、この実施例におけるPCカード1BはLANカード として使用されるものである。図6に示すように、この 実施例におけるPCカード1Bには、PCカード1Bを システム機器に接続するためのPCカード用68ピンコ ネクタ19と、PCカードインタフェース手段であるP Cカードインターフェース用回路20Aと、データバッ ファとして用いられるデータバッファ用SRAM21 と、LAN動作の制御を行うLANコントローラ22 と、絶縁およびフィルタ回路23と、外部の通信機器に PCカード1Bを接続するための通信回線接続用バック. コネクタ24とが設けられている。ここで、絶縁および フィルタ回路23は、パックコネクタ24を外部の通信 機器の通信回線に接続した際に、通信回線とPCカード 1 Bとの絶縁を行うとともに、送受信信号の波形成形 (ノイズ除去)を行うための回路である。

【0025】また、この実施例における電源電圧検出回路17Aは、上述の実施例2の電源電圧検出回路17と同様の動作を行うとともに、信号線25を介して、電源電圧Vccが3.3Vの時に、LANコントローラ22の動作を禁止する(ディスエーブルとする)ためのLAN助作禁止信号LDをLANコントローラ22に出力す

...

るものである。ここで、この実施例においては、LAN 動作禁止信号LDが、電圧レベル検知手段により検知さ れた電圧レベルが標準電圧レベルの場合にはLANコン トローラ22に対し、本カードの本来の機能であるLA N機能を可能とし、低電圧レベルの場合にはLANコン トローラ22に対してLAN機能を禁止することによ り、本カードの部分的機能であるデータバッファ用SR AM21によるSRAMカード動作を可能とするように 選択する機能部選択手段を構成している。また、図6に おいては、電圧検出信号VSとLAN動作禁止信号LD とを別個に示したが、これらは電源電圧検出回路 17A から出力される同一の信号を共通に用いて、信号線18 および25によりアトリビュートメモリ4及びLANコ ントローラ22に入力するようにしてもよい。尚、この 実施例におけるアトリビュートメモリ4のメモリ空間 は、実施例2と同様に、2つの領域40a及び40bに 分割されている。

【0026】動作について説明する。この実施例におけるPCカード1Bは、電源電圧Vccが5Vの時はLANカードとして機能する。すなわち、実施例2での説明同様、電源電圧検出回路17Aから出力される電圧検出信号VSにより、アトリビュートメモリ4の電源電圧Vccが5Vの時に対応する属性情報が格納されている領域40bが選択され、領域40b内に格納されているLANカード用の属性情報に基づき、PCカード1Bはコンフィギュレーション(初期設定)されてLANカードとして機能する。

【0028】このように、この実施例によれば、PCカード1Bに、異なる電圧レベルで動作される第一の機能部であるLAN機能と第二の機能部であるSRAM機能とを搭載し、システム機器から供給された電源電圧のレベルに応じて、自動的に、異なる属性情報を読み出し、それに基づいて、PCカード1Bのコンフィギュレーションを行うようにしたので、電源電圧のレベルに応じた異なる機能を選択して動作させることができるマルチファンクション(多機能)カードを容易に実現することが可能となる。尚、この実施例では、LAN機能とSRAM機能の組み合わせについて述べたが、これらの機能の組み合わせに限定されるものではなく、PCカードに搭

載可能で、かつ、異なる電源電圧での動作が可能な機能 の組み合わせであれば、他のいずれの機能の組み合わせ にも適用することができる。

[0029]

【発明の効果】請求項1の発明によれば、アトリビュー トメモリ内に、低電圧レベルでの読み出し動作が可能 で、かつ、PCカードが低電圧レベルでの動作が可能で あるか否かを示す動作電圧情報コードを格納した、動作 電圧情報コード格納手段を設け、動作電圧情報コードを での動作が可能かどうかを容易に検知することができる とともに、最初から低電圧でのPCカードの動作を容易 に行うことができるという効果を奏する。

【0030】請求項2の発明によれば、アトリビュート メモリ内を、第一の領域と第二の領域とに分け、属性情 報選択手段が、システム機器から供給された電源電圧の 電圧レベルを検知し、それにより、アトリビュートメモ リ内の第一の領域と第二の領域とのいずれをアクセスす るか選択するようにしたので、システム機器から供給さ れた電圧レベルにより自動的にそれに対応した属性情報 20 がアクセスされるので、低電圧用のシステム機器におい ても、標準電圧レベルのシステム機器においても、ユー ザーは同じ操作を行うことにより、いずれのシステム機 器においても同一のPCカードの動作が可能であるとい う効果を奏する。

【0031】請求項3の発明によれば、PCカードが、 標準電圧レベルで動作を行うための第一の機能部と低電 圧レベルで動作を行うための第二の機能部とを備え、電 圧レベル検知手段により検知した電源電圧が標準電圧レ ベルの場合には、機能部選択手段により、第一の機能が 30 選択され、電源電圧が低電圧レベルの場合には、第二の 機能が選択されるようにしたので、システム機器から供 給される電源電圧のレベルによって、自動的に、その電 圧レベルに応じた機能部を選択し、同一のPCカードに おいて、電圧レベルに応じた異なる機能を実現すること*

*ができるという効果を奏する。

【0032】請求項4の発明によれば、PCカードが、 標準電圧レベルで動作を行うための第一の機能部と、低 電圧レベルで動作を行うための第二の機能部と、を備 え、第一の機能を動作させるための属性情報をアトリビ ュートメモリ内の第一の領域に格納し、第二の機能を動 作させるための属性情報をアトリビュートメモリ内の第 二の領域に格納するようにしたので、電源電圧が標準電 圧レベルの場合には、属性情報選択手段により第一の領 低電圧レベルの電源電圧で読み出すことにより、低電圧 10 域が選択され第一の機能が実現可能となり、電源電圧が 低電圧レベルの場合には、第二の領域が選択され第二の 機能が実現可能となるようにしたので、システム機器か ら供給される電源電圧のレベルによって、自動的に、そ の電圧レベルに応じた属性情報を選択し、同一のPCカ ードにおいて、電圧レベルに応じた異なる機能を実現す ることができるという効果を奏する。

【図面の簡単な説明】

【図1】 本発明の実施例1におけるPCカードの構造 を示したブロック図である。

【図2】 図1のアトリビュートメモリのメモリ空間を 示した図である。

【図3】 図1のPCカードのカード駆動電圧決定動作 のフローを示したフローチャートである。

【図4】 本発明の実施例2におけるPCカードの構造 を示したブロック図である。

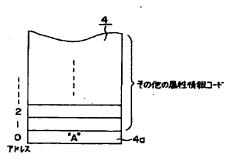
【図5】 図4の電源電圧決定回路の具体的な構造を示 したブロック図である。

【図6】 本発明の実施例3におけるPCカードの構造 を示したブロック図である。

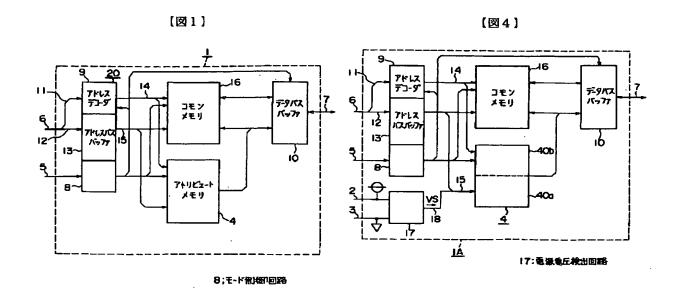
【符号の説明】

1, 1A, 1B PCカード、2 Vcc電源電圧入力 端子、3 GND入力端子、4 アトリビュートメモ リ、17 電源電圧検出回路、19 コネクタ、22 LANコントローラ、24 バックコネクタ、第一の領 域40a、第二の領域40b。

【図2】



4a:動作電圧情報コード



[図3]

